

介绍

本编程手册介绍如何对 LTM32F103 系列微控制器的闪存进行编程。嵌入式闪存可通过电路内编程或应用内编程进行编程。

在线编程（ICP）方法用于更新闪存的全部内容，使用 JTAG/SWD 协议或引导加载程序将用户应用程序加载到微控制器闪存中。

与 ICP 方法相比，应用内编程（IAP）可以使用微控制器支持的任何通信接口（I/O, USB, CAN, UART, I2C, SPI 等）将编程数据下载到存储器中。IAP 允许用户在应用程序运行时对闪存进行重新编程。

闪存接口基于 AHB 协议实现指令访问和数据访问。它实现了一个预取指缓冲区，可加快 CPU 代码的执行速度。它还实现了执行闪存操作（编程/擦除）所需的逻辑，可在整个产品电压范围内执行编程/擦除操作。还实现了读/写保护和选项字节。

目录

1	概述	4
1.1	特征.....	4
1.2	闪存模块组织.....	4
2	读取/编程嵌入式闪存	8
2.1	介绍.....	8
2.2	读取操作.....	8
2.2.1	指令获取.....	8
2.2.2	D-Code 接口.....	9
2.2.3	闪存访问控制器.....	9
2.3	闪存编程和擦除控制器 (FPEC).....	9
2.3.1	密钥.....	9
2.3.2	解锁闪存.....	10
2.3.3	主闪存编程.....	10
2.3.4	闪存擦除.....	12
2.3.5	选项字节编程.....	14
2.4	保护.....	15
2.4.1	读保护.....	15
2.4.2	写保护.....	16
2.4.3	选项字节区域保护.....	17
2.5	选项字节说明.....	17
3	寄存器说明	21
3.1	闪存地址寄存器 (FLASH_AR).....	21
3.2	FPEC 密钥寄存器 (FLASH_KEYR).....	22
3.3	选项字密钥寄存器 (FLASH_OPTKEYR).....	22
3.4	闪存状态寄存器 (FLASH_SR).....	23
3.5	闪存控制寄存器 (FLASH_CR).....	24
3.6	闪存地址寄存器 (FLASH_AR).....	25
3.7	选项字节寄存器 (FLASH_OBR).....	25
3.8	写保护寄存器 (FLASH_WRPR).....	26
3.9	闪存寄存器表.....	27
4	修订历史	28
5	声明	29

词汇表

- 低密度器件闪存密度在 16 至 32KB 之间。
- 中密度器件闪存密度在 64 至 128KB 之间。
- 高密度器件闪存密度范围在 256 至 512KB 之间。
- Cortex-M3 内核集成了两个调试端口：
 - ✧ JTAG 调试端口 (JTAG-DP) 提供基于 JTAG 协议的 5 引脚标准接口。
 - ✧ SWD 调试端口 (SWD-DP) 提供基于串行线调试 (SWD) 协议的 2 针 (时钟和数据) 接口。
- 字: 32 位长度的数据/指令。
- 半字: 16 位长度的数据/指令。
- 字节: 8 位长度的数据。
- FPEC (闪存编程/擦除控制器): 对主存储器和信息块的写入操作由闪存编程/擦除控制器 (FPEC) 管理。
- IAP (应用程序内编程): IAP 是在用户程序运行时重新编程微控制器闪存的能力。
- ICP (在线编程): ICP 是使用 JTAG 协议, SWD 协议或引导加载程序对微控制器的闪存进行编程的能力, 同时设备安装在用户应用电路板上。
- I-Code: 此总线将 Cortex-M3 内核的指令总线连接到 Flash 指令接口。在此总线上执行预取指。
- D-Code: 此总线将 Cortex-M3 的 D-Code 总线 (文本加载和调试访问) 连接到闪存数据接口。
- 选项字节: 存储在闪存中的产品配置位。
- OBL: 选项字节加载器。
- AHB: 先进的高性能总线。

1 概述

1.1 特征

- 高达 512KB 的闪存。

内存组织：

- 主存储块：
 - 4Kbits×64 位（适用于低密度设备）。
 - 16Kbits×64 位（对于中密度设备）。
 - 64Kbits×64 位（对于高密度设备）。
- 信息块：
 - 258×64 位(2KB 系统引导区和 16 字节选项字节)。

闪存接口（FLITF）特点：

- 选项字节加载器。
- 闪存程序/擦除操作。
- 读/写保护。
- 低功耗模式。

1.2 闪存模块组织

内存组织基于包含 32 页 1KB（用于低密度设备）、128 页 1KB（用于中密度设备），或 256 页 2KB（对于高密度设备）的主内存块，以及一个信息块，如[表 1-1](#)、[表 1-2](#)、[表 1-3](#)、[表 1-4](#)所示。

表 1-1 闪存模块组织（低密度设备）

内存块	名字	基址	大小（字节）
主存储器	页码 0	0x0800 0000 - 0x0800 03FF	1K 字节
	页码 1	0x0800 0400 - 0x0800 07FF	1K 字节
	页码 2	0x0800 0800 - 0x0800 0BFF	1K 字节
	页码 3	0x0800 0C00 - 0x0800 0FFF	1K 字节
	页码 4	0x0800 1000 - 0x0800 13FF	1K 字节
	:	:	:
	页码 31	0x0800 7C00 - 0x0800 7FFF	1K 字节
信息块	系统内存	0x1FFF F000 - 0x1FFF F7FF	2K 字节
	选项字节	0x1FFF F800 - 0x1FFF F80F	16
闪存接口 寄存器	FLASH_ACR	0x4002 2000 - 0x4002 2003	4
	FLASH_KEYR	0x4002 2004 - 0x4002 2007	4
	FLASH_OPTKEYR	0x4002 2008 - 0x4002 200B	4
	FLASH_SR	0x4002 200C - 0x4002 200F	4
	FLASH_CR	0x4002 2010 - 0x4002 2013	4
	FLASH_AR	0x4002 2014 - 0x4002 2017	4
	保留	0x4002 2018 - 0x4002 201B	4
	FLASH_OBR	0x4002 201C - 0x4002 201E	4
	FLASH_WRP	0x4002 2020 - 0x4002 2023	4

表 1-2 闪存模块组织（中密度设备）

内存块	名字	基址	大小（字节）
主存储器	页码 0	0x0800 0000 - 0x0800 03FF	1K 字节
	页码 1	0x0800 0400 - 0x0800 07FF	1K 字节
	页码 2	0x0800 0800 - 0x0800 0BFF	1K 字节
	页码 3	0x0800 0C00 - 0x0800 0FFF	1K 字节
	页码 4	0x0800 1000 - 0x0800 13FF	1K 字节
	:	:	:
	页码 127	0x0801 FC00 - 0x0801 FFFF	1K 字节
信息块	系统内存	0x1FFF F000 - 0x1FFF F7FF	2K 字节
	选项字节	0x1FFF F800 - 0x1FFF F80F	16

表 1-3 闪存模块组织（中密度设备）（续）

内存块	名字	基址	大小（字节）
闪存接口 寄存器	FLASH_ACR	0x4002 2000 - 0x4002 2003	4
	FLASH_KEYR	0x4002 2004 - 0x4002 2007	4
	FLASH_OPTKEYR	0x4002 2008 - 0x4002 200B	4
	FLASH_SR	0x4002 200C - 0x4002 200F	4
	FLASH_CR	0x4002 2010 - 0x4002 2013	4
	FLASH_AR	0x4002 2014 - 0x4002 2017	4
	保留	0x4002 2018 - 0x4002 201B	4
	FLASH_OBR	0x4002 201C - 0x4002 201E	4
	FLASH_WRPR	0x4002 2020 - 0x4002 2023	4

表 1-4 闪存模块组织（高密度设备）

内存块	名字	基址	大小（字节）
主存储器	页码 0	0x0800 0000 - 0x0800 07FF	2K 字节
	页码 1	0x0800 0800 - 0x0800 0FFF	2K 字节
	页码 2	0x0800 1000 - 0x0800 17FF	2K 字节
	页码 3	0x0800 1800 - 0x0800 1FFF	2K 字节
	:	:	:
	第 255 页	0x0807 F800 - 0x0807 FFFF	2K 字节
信息块	系统内存	0x1FFF F000 - 0x1FFF F7FF	2K 字节
	选项字节	0x1FFF F800 - 0x1FFF F80F	16
闪存接口 寄存器	FLASH_ACR	0x4002 2000 - 0x4002 2003	4
	FLASH_KEYR	0x4002 2004 - 0x4002 2007	4
	FLASH_OPTKEYR	0x4002 2008 - 0x4002 200B	4
	FLASH_SR	0x4002 200C - 0x4002 200F	4
	FLASH_CR	0x4002 2010 - 0x4002 2013	4
	FLASH_AR	0x4002 2014 - 0x4002 2017	4
	保留	0x4002 2018 - 0x4002 201B	4
	FLASH_OBR	0x4002 201C - 0x4002 201E	4
	FLASH_WRPR	0x4002 2020 - 0x4002 2023	4

闪存被组织为 32 位宽的存储单元，可用于存储代码和数据常量。闪存模块位于微控制器内存映射中的特定基址。具体信息参考“LTM32F103 系列微控制器参考手册”。

信息块分为两部分：

- 系统内存用于在系统 Boot 模式引导设备启动。系统内存包含引导加载程序，用于使用 USART1 串行接口对闪存进行重新编程。该器件在制造时由列拓科技进行编程，并具有写/擦除保护。
- 选项字节
对主存储器块和选项字节的写入操作由嵌入式闪存编程/擦除控制器（FPEC）管理。编程/擦除操作所需的高电压是在芯片内部产生的。

主闪存可以防止不同类型的不必要访问（读/写/擦除）。有两种类型的保护：

- 页面写保护。
- 读保护。

在对闪存执行写入操作期间，任何读取闪存的尝试都会使总线停止。写入操作完成后，读取操作将正确进行。这意味着正在执行写入/擦除操作时，无法进行代码或数据提取。

对闪存的写入和擦除操作，内部 RC 振荡器（HSI）必须开启。

闪存可通过在线编程 ICP 和应用内编程 IAP 进行编程和擦除。

注：在低功耗模式下，所有闪存访问都将中止。有关详细信息，请参阅 LTM32F103 系列微控制器参考手册。

2 读取/编程嵌入式闪存

2.1 介绍

本节介绍如何读取或编程 LTM32F103 系列芯片嵌入式闪存。

2.2 读取操作

嵌入式闪存模块可以作为公共内存空间直接寻址。任何读取闪存内容操作通过专用读取模块感知并提供所需的数据。读取接口由一侧的读取控制器（用于访问闪存）和另一侧的 AHB 接口（用于与 CPU 接口）组成。读取接口的主要任务是生成控制信号读取闪存，并预取 CPU 所需的内存块。预取内存块仅用于通过 I-Code 总线预取指令。文本池通过 D-Code 总线访问。由于这两条总线访问相同的闪存，因此 D-Code 总线访问优先于预取值访问。

2.2.1 指令获取

Cortex-M3 通过 I-Code 总线获取指令，通过 D-Code 总线获取文本池（常量/数据）。预取块旨在提高 I-Code 总线访问的效率。

预取缓冲区

预取缓冲区的实现使更快的 CPU 执行成为可能，因为 CPU 一次提取一个字，而下一条指令可以直接从预取缓冲区中取指，而不用访问慢速的闪存。这意味着指令执行速度加速度比将达到 2 的数量级。

预取控制器

预取控制器根据预取缓冲区中的可用空间决定访问闪存。当预取缓冲区中至少有一个块可用时，预取控制器将启动读取请求。

复位后，预取缓冲区的状态为打开。仅当 SYSCLK 低于 24MHz 且 AHB 时钟上未应用预分频器时（SYSCLK 必须等于 HCLK），才应打开/关闭预取控制器。预取缓冲区通常在初始化例程期间打开/关闭，这时微控制器在内部 8MHz RC（HSI）振荡器上运行。

注意：当使用与 AHB 时钟上的分配系数 1 不同的预分频器时，预取缓冲区必须保持打开状态（FLASH_ACR[4]='1'）。

如果系统中没有高频时钟，可以在 HCLK（AHB 时钟）的半个周期上进行闪存访问，HCLK 的频率允许（半周期访问只能在系统时钟低于 8MHz 时使用）只能通过 HSI 或 HSE 获得，而不是 PLL。此模式可以通过设置闪存访问控制寄存器的控制位来实现。

注意：当 AHB 时钟预分频器不为 1 时，不能使用半周期访问。

访问时间延时

为了保持读取闪存的控制信号，预取控制器时钟周期与闪存访问时间的比率必须在闪存访问控制寄存器中编程。该值给出了保持闪存控制信号并正确读取所需数据所需的周期数。复位后，该值为零，只需一个周期即可访问闪存。

2.2.2 D-Code 接口

D-Code 接口由访问 CPU 的简单 AHB 接口和闪存访问控制器仲裁器的请求生成器组成。D-Code 访问优先于 I-Code 接口预取值访问。此接口使用预取控制器的访问时间延时接口。

2.2.3 闪存访问控制器

主要是预取指/I-Code 和 D-Code 接口之间读请求的简单仲裁器。D-Code 接口请求优先于 I-Code 接口请求。

2.3 闪存编程和擦除控制器 (FPEC)

FPEC 模块处理闪存的编程和擦除操作。FPEC 由七个 32 位寄存器组成。

- FPEC 密钥寄存器 (FLASH_KEYR)
- 选项字节密钥寄存器 (FLASH_OPTKEYR)
- 闪存控制寄存器 (FLASH_CR)
- 闪存状态寄存器 (FLASH_SR)
- 闪存地址寄存器 (FLASH_AR)
- 选项字节寄存器 (FLASH_OBR)
- 写保护寄存器 (FLASH_WRPR)

只要 CPU 不访问闪存，正在进行的闪存操作就不会阻塞 CPU。

2.3.1 密钥

密钥如下所示：

- 读保护密钥 = 0x00A5
- KEY1 = 0x45670123
- KEY2 = 0xCDEF89AB

2.3.2 解锁闪存

复位后，FPEC 模块处于保护状态。在写入模式下，无法访问 FLASH_CR 寄存器。应将解锁序列写入 FLASH_KEYR 寄存器以打开 FPEC 模块。此序列由两个写周期组成，两个键值（KEY1 和 KEY2）写入 FLASH_KEYR 地址（键值请参见第 2.3.1 节）。任何错误的顺序都会锁定 FPEC 模块和 FLASH_CR 寄存器，直到下一次系统复位。

此外，错误的键序列会返回总线错误。这是在第一个写入周期之后完成的，如果 KEY1 不匹配；如果 KEY1 已正确写入但 KEY2 未正确写入，则是在第二个写入周期之后完成的。通过将 FLASH_CR 寄存器的 LOCK 位写入 1，用户软件也可以锁定 FPEC 块和 FLASH_CR 寄存器。在这种情况下，可以通过将正确的密钥序列写入 FLASH_KEYR 来解锁 FPEC。

2.3.3 主闪存编程

主闪存可以一次编程 16 位或 32 位。通过置位 FLASH_CR 寄存器 PG 位，CPU 对主闪存进行半字或字编程。如果在编程期间启动读/写操作（BSY 置位），CPU 将暂停，直到主闪存编程结束。

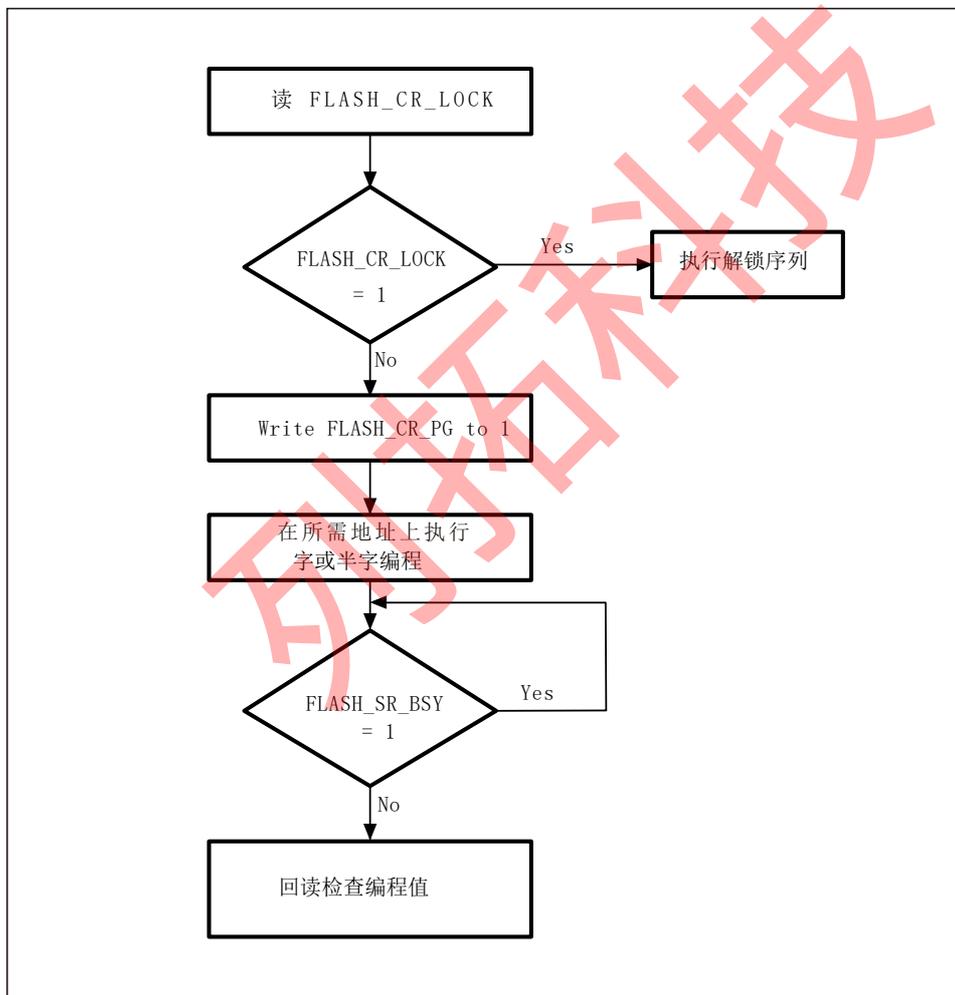


图 2-1 主闪存编程

标准编程

在此模式下，CPU 通过执行标准的半字或字写入操作来对主闪存进行编程。必须设置 FLASH_CR 寄存器中的 PG 位。FPEC 初步读取主闪存编程地址值，并检查它是否已被擦除。否则，将跳过编程操作，并置位寄存器 FLASH_SR 的 PGERR 发出警告（唯一的例外是 0x0000 编程。在这种情况下，0x0000 被正确编程并且不会设置 PGERR 位）。如果主闪存受到 FLASH_WRP 寄存器的写保护，则跳过编程操作，FLASH_SR 寄存器的 WRPRERR 位发出警告。编程操作结束，由 FLASH_SR 寄存器的 EOP 位指示。

标准模式下，闪存的主要编程顺序如下：

- 通过检查 FLASH_SR 寄存器中的 BSY 位来检查有没有主闪存操作正在进行中。
- 设置 FLASH_CR 寄存器的 PG 位。
- 在所需地址上执行数据写入（半字或字）。
- 等待 BSY 位重置。
- 读取编程值并进行验证。

注意：当 BSY 置位时，在写入模式下无法访问闪存寄存器。

列拓科技

2.3.4 闪存擦除

闪存可以逐页擦除或全片擦除（批量擦除）。

页面擦除

可以使用 FPEC 的“页面擦除”功能擦除闪存的一页。要擦除页面，应遵循以下步骤：

- 通过检查 FLASH_CR 寄存器中的 BSY 位来检查有没有闪存操作正在进行。
- 设置 FLASH_CR 寄存器的 PER 位。
- 对 FLASH_AR 编程地址信息选择要擦除的页面。
- 设置 FLASH_CR 寄存器的 STRT 位。
- 等待 BSY 位重置。
- 读已擦除页面并进行验证。

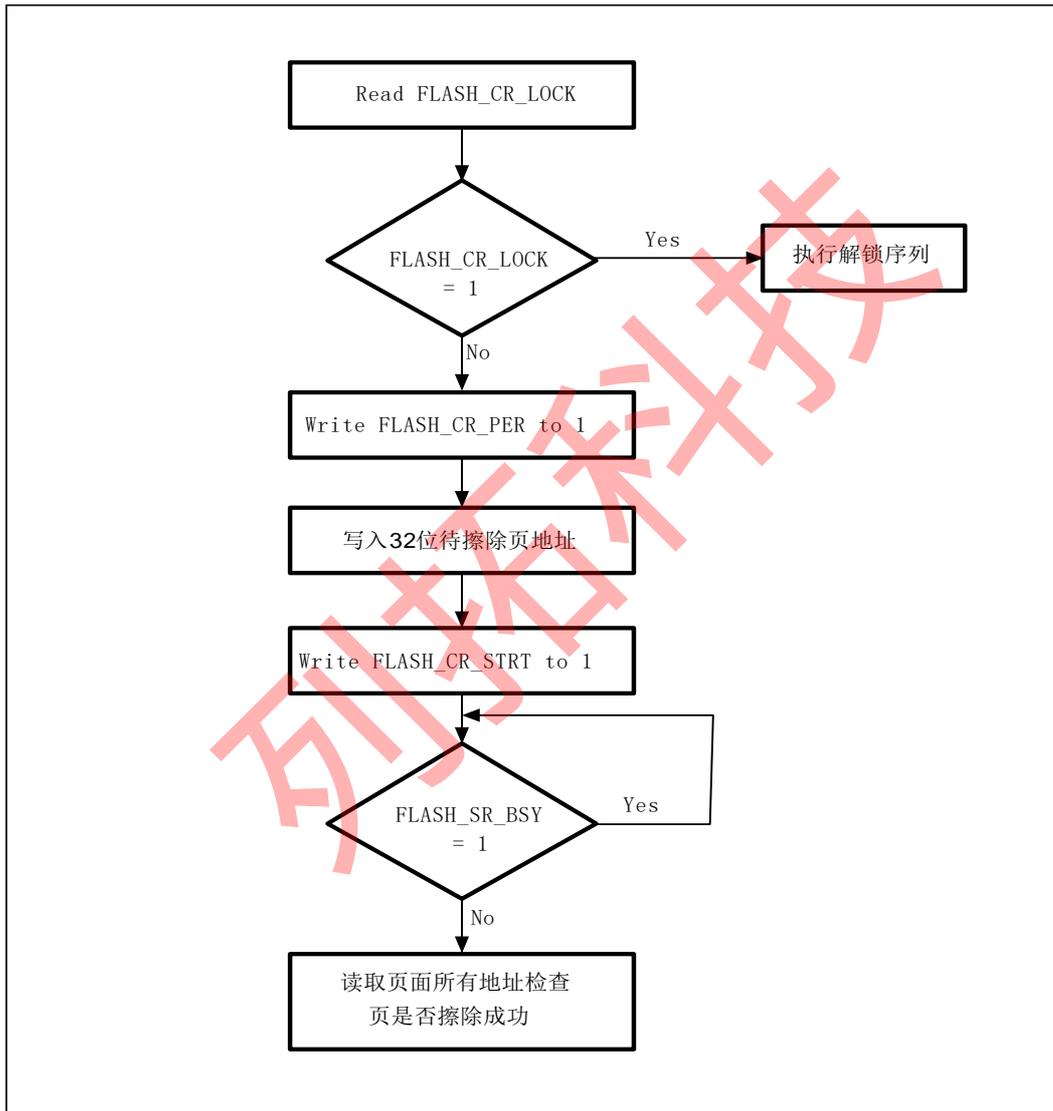


图 2-2 页面擦除

批量擦除

“批量擦除”命令可用于完全擦除闪存的用户页面。信息块不受此过程的影响。建议按以下顺序：

- 通过检查 FLASH_SR 寄存器中的 BSY 位来检查有没有正在进行的闪存操作。
- 设置 FLASH_CR 的 MER 位。
- 设置 FLASH_CR 的 STRT 位。
- 等待 BSY 位重置。
- 读所有页面并验证。

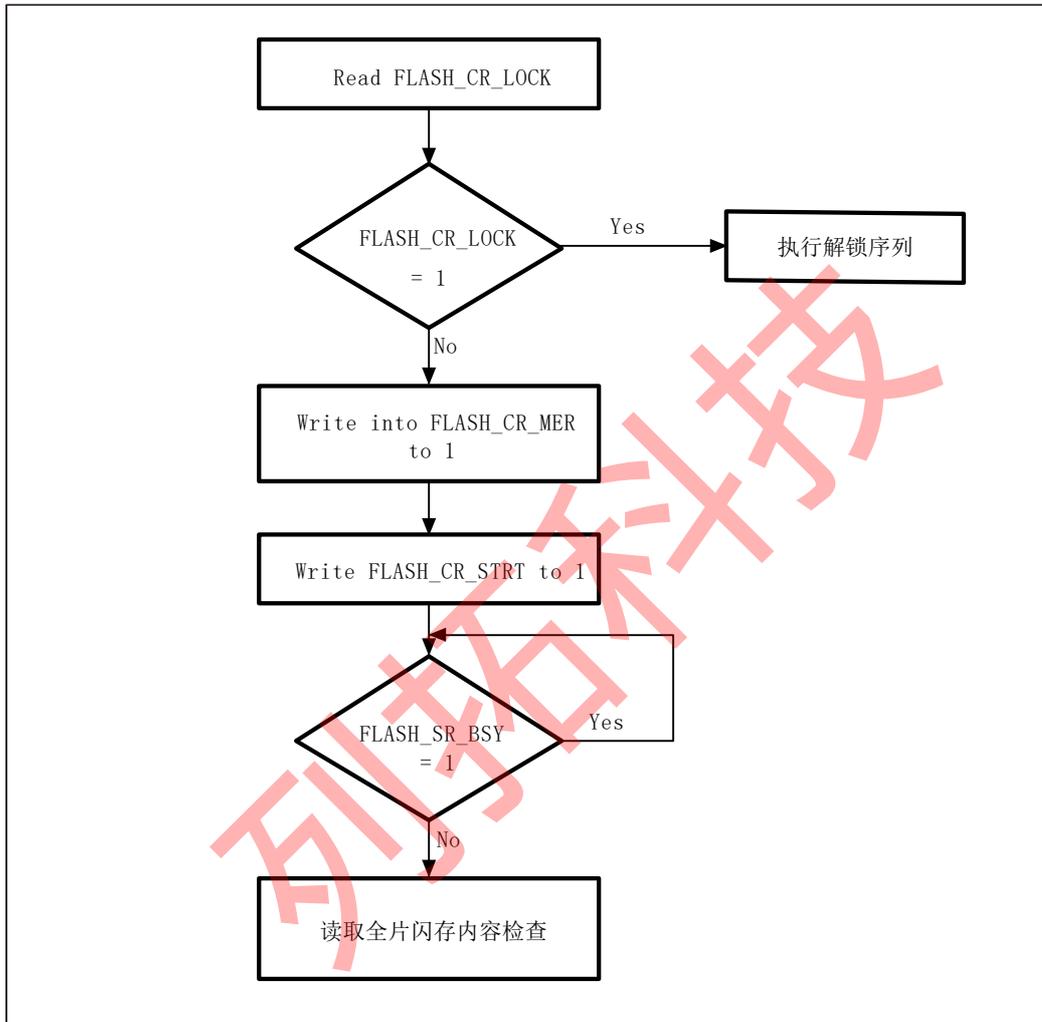


图 2-3 批量擦除

2.3.5 选项字节编程

选项字节的编程方式与一般闪存地址不同。选项字节数限制为 8（4 个用于写保护，1 个用于读取保护，1 个用于配置，2 个用于用户数据存储）。解锁 FPEC 后，用户必须通过将同一组密钥（KEY1 和 KEY2）写入 FLASH_OPTKEYR 寄存器来设置 FLASH_CR 寄存器的 OPTWRE 位（参见第 2.3.1 节）授权选项字节的编程。然后，用户必须设置 FLASH_CR 寄存器的 OPTPG 位，在所需的闪存地址处执行半字写入操作。

FPEC 初步读取已寻址上的选项字节的值，并检查它是否已擦除。否则，将跳过编程操作，并设置 FLASH_SR 寄存器中的 PGERR 位发出警告。编程操作结束由 FLASH_SR 寄存器中的 EOP 位指示。

FPEC 读取 LSB 且自动计算 MSB（LSB 的补码）并开始编程操作。这保证了选项字节及其补码始终正确。

编程过程：

- 通过检查 FLASH_SR 寄存器中的 BSY 位来检查有没有闪存操作正在进行。
- 解锁 FLASH_CR 寄存器中的 OPTWRE 位。
- 在 FLASH_CR 寄存器中设置 OPTPG 位。
- 将数据（半字）写入所需地址。
- 等待 BSY 位重置。
- 读取编程值并进行验证。

当闪存读保护选项从受保护更改为不受保护时，在重新编程读保护选项之前，将执行主闪存的批量擦除。如果用户想要更改读保护选项以外的选项字，则不会执行批量擦除。读保护选项字节的擦除状态会使主闪存处在保护状态。

擦除过程

选项字节擦除顺序（OPTERASE）如下所示：

- 通过读取 FLASH_SR 寄存器中的 BSY 位来检查有没有闪存操作正在进行。
- 解锁 FLASH_CR 寄存器中的 OPTWRE 位。
- 在 FLASH_CR 寄存器中设置 OPTER 位。
- 在 FLASH_CR 寄存器中设置 STRT 位。
- 等待 BSY 重置。
- 读取已擦除的选项字节并验证。

2.4 保护

受保护闪存的用户区域可以防止被不受信任的代码读取。闪存的页面还可以受到写保护，防止由于程序计数器上下文丢失而导致的不需要的写入。写保护粒度为：

- 低密度和中密度设备的四页。
- 高密度的两页。

2.4.1 读保护

通过设置 RDP 选项字节，然后通过系统重置以重新加载新的 RDP 选项字节来激活读保护。

注意：如果在调试器 JTAG/SWD 连接情况下，配置读保护，请应用 POR（上电复位）而不是系统复位（不连接调试器）来激活读保护。

对读保护编程后：

- 除用户代码（从主闪存引导，调试模式未处于活动状态）外，不允许访问主闪存读取。
- 第 0-3 页（对于低密度和中密度设备）或第 0-1 页（对于高密度设备）将自动进行写保护。存储器的其余部分可以通过从主闪存执行的代码（IAP 等）进行编程。调试模式下或 SRAM 启动时，不能对闪存进行写/擦除，但可以批量擦除。
- 所有功能代码加载到嵌入式 SRAM 以及从嵌入式 SRAM 执行代码相关的功能仍然处于活动状态（JTAG/SWD 和从嵌入式 SRAM 启动），这用来关闭读保护。当读保护选项字节更改为非保护时，将执行批量擦除。
- 从嵌入式 SRAM 引导时，不允许通过 DMA1 和 DMA2 访问闪存数据。
- 不允许通过使用 JTAG，SWD 和边界扫描读取闪存数据。

当 RDP 选项字节及其补码包含表 2-1 中所示的值对时，闪存将受到保护。

表 2-1 闪存保护状态

RDP 值	RDP 补码值	读保护状态
0xFF	0xFF	保护
RDPRT	RDP 字节的补码	不受保护
任何值	不是 RDP 的补码值	保护

注意：擦除选项字节块不会触发批量擦除，因为擦除的值（0xFF）对应于受保护的值得。

取消读保护

通过嵌入式 SRAM 关闭读保护：

- 擦除整个选项字节区域。因此，读保护代码（RDP）将为 0xFF。在此阶段，读保护仍处于启用状态。
- 对正确的 RDP 键值 0x00A5 进行编程以取消对内存的保护。此操作首先会强制对主闪存进行批量擦除。
- 系统复位（或 POR 复位）以重新加载选项字节（和新的 RDP 代码）并禁用读保护。

注意：可以使用引导加载程序（ISP）禁用读取保护（在这种情况下，只需系统复位即可重新加载选项字节）。

2.4.2 写保护

在密度设备中，从第 0 页到第 61 页，写保护以一次两页的粒度实现。在密度器件中，从第 62 页到第 255 页剩余的存储块同时受到写保护。在低密度和中密度器件中，写保护的粒度为一次四页。

如果在受保护的页面上执行编程或擦除操作，闪存状态寄存器（FLASH_SR）上返回保护错误标志。

通过配置 WRP[3: 0]选项字节，然后系统复位以重新加载新的 WRP_x 选项字节来激活写保护。

列拓科技

取消写保护

要禁用写保护，提供了两种应用程序案例：

案例 1：写保护禁用后关闭读保护

- 使用控制寄存器 FLASH_CR 中的 OPTER 位擦除整个选项字节区域。
- 对正确的 RDP 代码 0x00A5 进行编程以取消对内存的保护。此操作强制对主闪存进行批量擦除。
- 重置设备（系统复位）以重新加载选项字节（和新的 WRP[3: 0] 字节），并禁用写保护。

案例 2：读保护在写保护取消后保持活动状态，这对于使用用户引导加载程序进行应用程序内编程非常有用。

- 使用闪存控制寄存器中的 OPTER 位擦除整个选项字节区域（FLASH_CR）。
- 重置设备（系统复位）以重新加载选项字节（和新的 WRP[3: 0] 字节），并禁用写保护。

2.4.3 选项字节区域保护

默认情况下，选项字节始终是可读的和写保护的。要获得对选项字节的写入访问权限（编程/擦除），必须将一系列键（与上锁相同）写入 OPTKEYR。正确的键序列提供对选项字节的写入访问权限，这在 FLASH_CR 寄存器中的 OPTWRE 位指示。可以通过软件重置 OPTWRE 位来禁用写入访问权限。

2.5 选项字节说明

有八个选项字节。它们由最终用户根据应用程序要求进行配置。作为配置示例，看门狗可以配置成硬件或软件模式。

32 位字在选项字节中按如下方式拆分。

表 2-2 选项字节格式

31-24	23-16	15-8	7-0
选项字节 1 补码	选项字节 1	选项字节 0 补码	选项字节 0

信息块内这些字节的组织如表 2-2 所示。

可以从表 2-3 中列出的内存位置或从选项字节寄存器（FLASH_OBR）读取选项字节。

注意：新的编程选项字节（用户、读/写保护）在系统复位后加载。

表 2-3 选项字节组织

地址	[31:24]	[23:16]	[15:8]	[7:0]
0x1FFF F800	nUSER	USER	nRDP	RDP
0x1FFF F804	nData1	Data1	nData0	Data0
0x1FFF F808	nWRP1	WRP1	nWRP0	WRP0
0x1FFF F80C	nWRP3	WRP3	nWRP2	WRP2

表 2-4 选项字节的说明

地址	选项字节
0x1FFF F800	<p>位 [31: 24] nUSER</p> <p>位 [23: 16] USER: 用户选项字节 (存储在 FLASH_OBR[9: 2]) 此字节用于配置以下功能:</p> <ul style="list-style-type: none"> - 选择看门狗事件: 硬件或软件。 - 进入停止模式时重置事件。 - 进入待机模式时的重置事件。 <p><i>注意: 仅使用位[16: 18], 不使用位[23: 19]: 0x1F。</i></p> <p>位 18: nRST_STDBY 0: 进入待机模式时生成复位。 1: 未生成复位。</p> <p>位 17: nRST_STOP 0: 进入停止模式时生成复位 1: 不生成复位</p> <p>位 16 WDG_SW 0: 硬 看门狗 1: 软 看门狗</p> <p>位 [15: 8] nRDP</p> <p>位 [7: 0]: RDP: 读保护选项字节</p> <p>读保护可帮助用户保护存储在闪存中的软件代码。它通过设置 RDP 选项字节来激活。当此选项字节编程为正确的值 (RDPRT = 0x00A5) 时, 允许对闪存进行读取访问。 (RDP 的启用/禁用结果存储在 FLASH_OBR[1]) 中。</p>
0x1FFF F804	<p>Datax: 两个字节用于用户数据存储。</p> <p>可以使用选项字节编程过程对这些地址进行编程。</p> <p>位 [31: 24]: nData1</p> <p>位 [23: 16]: Data1 (存储在 FLASH_OBR[25: 18]中)</p> <p>位 [15: 8]: nData0</p> <p>位 [7: 0]: Data0 (存储在 FLASH_OBR[17: 10]中)</p>
0x1FFF F808	<p>WRPx: 闪存写保护选项字节位</p> <p>位 [31: 24]: nWRP1</p> <p>位 [23: 16]: WRP1 (存储在 FLASH_WRPR[15: 8]中)</p> <p>位 [15: 8]: nWRP0</p> <p>位 [7: 0]: WRP0 (存储在 FLASH_WRPR[7: 0]中)</p>

表 2-5 选项字节说明（续）

闪存地址	选项字节
0x1FFF F80C	<p>WRP_x: 闪存写保护选项字节 位 [31: 24]: nWRP3 位 [23: 16]: WRP3 (存储在 FLASH_WRPR[31: 24]中) 位 [15: 8]: nWRP2 位 [7: 0]: WRP2 (存储在 FLASH_WRPR[23: 16]中)</p> <p>对于低密度设备, 用户选项字节 WRP_x 的一位用于保护主内存块中的 4 页 1KB。 0: 写保护处于活动状态 1: 写保护未激活 总共有一个用户选项字节用于保护 32KB 的主闪存。 WRP0: 写保护页 0 到 31</p> <p>对于中等密度设备, 用户选项字节 WRP_x 的一位用于保护主内存块中 4 页的 1KB。 0: 写保护处于活动状态 1: 写保护未激活 总共有四个用户选项字节用于保护 128KB 的主闪存。 WRP0: 写保护页 0 到 31 WRP1: 对第 32 页到第 63 页进行写保护 WRP2: 写保护第 64 页到第 95 页 WRP3: 对第 96 页到第 127 页进行写保护</p> <p>对于高密度设备, 用户选项字节 WRP_x 的一位用于保护主内存块中的 2 页 2KB。但是, WRP3 写的第 7 位保护第 62 页到第 255 页。 0: 写保护处于活动状态 1: 写保护未激活 总共有四个用户选项字节用于保护 512KB 的主闪存。 WRP0: 对第 0 页到第 15 页进行写保护。 WRP1: 对第 16 页到第 31 页进行写保护。 WRP2: 对第 32 页到第 47 页进行写保护。 WRP3: 位 0-6 写保护页 48 至 61, 位 7 写保护页 62 到 255。</p>

在每次系统复位时，选项字节加载器（OBL）读取信息块并将数据存储到选项字节寄存器（FLASH_OBR）和写保护寄存器（FLASH_WRPR）中。每个选项字节在信息块中也有其补码。在选项字节加载期间，通过验证选项字节及其补码，可以检查加载是否正确发生。如果不是这种情况，则会生成选项字节错误（OPTERR）。当发生比较错误时，相应的选项字节被强制为 0xFF。当选项字节及其补码都等于 0xFF（电擦除状态）时，比较器被禁用。所有选项字节（但不是其补码）都可用于配置产品。CPU 可在读取模式下访问选项字节寄存器。有关更多详细信息，请参阅[第 3 节](#)：寄存器说明。

列拓科技

3 寄存器说明

在本节中，使用以下缩写：

表 3-1 缩写

缩写	意义
读/写 (rw)	软件可以读取和写入这些位。
只读 (r)	软件只能读取这些位。
只写 (w)	软件只能写入此位。读取此位将返回复位值。
读/清除 (rc_w0)	软件可以读取此位，也可以通过写“0”来清除此位。写入“1”对此位没有影响。
读/置位 (rs)	软件可以读取此位，也可以通过写“1”来设置此位。写入“0”对此位没有影响。
保留 (复位值)	保留位，必须保持在复位值。

注意：闪存寄存器必须通过 32 位字访问（不允许半字和字节访问）。

3.1 闪存地址寄存器 (FLASH_AR)

偏移量：0x00

重置值：0x0000 0030

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留										PRFTBS	PRFTB	HLFCYA	LATENCY		
										r	rw	rw	rw	rw	rw

位 [31: 6]：保留，必须保持清除状态。

位 5 PRFTBS：预取缓冲区状态

0：预取缓冲区被禁用

1：预取缓冲区已启用

位 4 PRFTBE：预取缓冲区使能

0：预取缓冲区被禁用

1：预取缓冲区已启用

位 3 HLFCYA：闪存半周期访问使能

0：半周期被禁用

1：启用半周期

位 [2: 0] 延迟

这些位表示 SYSCLK（系统时钟）周期与闪存访问时间的比率。

000: 零等待状态, 如果 $0 < \text{SYSCLK} \leq 24\text{MHz}$

001: 一个等待状态, 如果 $24\text{MHz} < \text{SYSCLK} \leq 48\text{MHz}$

01X: 两个等待状态, 如果 $48\text{MHz} < \text{SYSCLK} \leq 96\text{MHz}$

1XX: 三个等待状态

3.2 FPEC 密钥寄存器 (FLASH_KEYR)

偏移量: 0x04

重置值: xxxx xxxx

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
FKEYR[31:16]															
w	w	w	w	w	w	w	w	w	w	w	w	w	w	w	w
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
FKEYR[15:0]															
w	w	w	w	w	w	w	w	w	w	w	w	w	w	w	w

注意: 这些位都是只写的, 读取时将返回 0。

位[31: 0] FKEYR:

这些位代表解锁 FPEC 的密钥。

3.3 选项字密钥寄存器 (FLASH_OPTKEYR)

地址偏移量: 0x08

重置值: xxxx xxxx

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
OPTKEYR[31:16]															
w	w	w	w	w	w	w	w	w	w	w	w	w	w	w	w
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
OPTKEYR[15:0]															
w	w	w	w	w	w	w	w	w	w	w	w	w	w	w	w

注意: 这些位都是只写的, 读取时将返回 0。

位[31: 0] 选择字节密钥:

这些位代表解锁 OPTWRE 的密钥。

3.4 闪存状态寄存器 (FLASH_SR)

偏移量: 0x0C

重置值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留										EOP	WRPRT ERR	保留	PGERR	保留	BSY
										rw	rw		rw		r

位 [31: 6] 保留, 必须保持清除状态。

位 5 EOP: 操作结束

在闪存操作 (编程/擦除) 完成时由硬件设置。通过写入 1 进行重置。

注意: EOP 在每个编程或擦除操作结束时断言

位 4 WRPRTERR: 写保护错误

在对闪存的写保护地址进行编程时由硬件设置。通过写入 1 重置此位。

位 3 保留, 必须保持清除状态。

位 2 PGERR: 编程错误。

当要编程的地址的值不等于“0xFFFF”时, 由硬件设置。通过写入 1 重置。

注意: 在开始编程操作之前, 应重置 FLASH_CR 寄存器中的 STRT 位。

位 1 保留, 必须保持清除

位 0 BSY: 忙碌

这表示闪存操作正在进行中。这是在 Flash 操作开始时设置的, 并在操作完成或发生错误时重置。

3.5 闪存控制寄存器 (FLASH_CR)

偏移量: 0x10

重置值: 0x0000 0080

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
		EOPIE	保留	ERRIE	OPTWR	保留	LOCK	STRT	OPTER	OPTPG	保留	MER	PER	PG	
		rw		rw	rw		rw	rw	rw	rw		rw	rw	rw	

位 [31: 13] 保留，必须保持清除。

位 12 EOPIE: 操作结束中断使能

当寄存器中的 EOP 位变为 1 时，此位启用操作结束中断。

0: 操作结束中断已禁用

1: 操作结束中断启用

位 11 保留: 必须保持清除状态

位 10 ERRIE: 错误中断使能

该位在 FPEC 错误时启用中断 (当在 FLASH_SR 寄存器中设置 PGERR/WRPRTERR 时)。

0: 错误中断已禁用

1: 错误中断启用

位 9 OPTWRE: 选项字节写入使能

设置后，可以对选项字节进行编程。此位是在将正确的密钥序列写入 FLASH_OPTKEYR 寄存器时设置的。此位可以通过软件重置。

位 8 保留: 必须保持清除状态。

位 7 锁定: 锁定

仅写入 1。设置后，表示 FPEC 和 FLASH_CR 已锁定。此位在检测到解锁序列后由硬件重置。

如果解锁操作不成功，此位将保持设置状态，直到下次重置。

位 6 STRT: 开始

此位在设置时触发擦除操作。此位仅由软件设置，并在 BSY 位重置时重置。

位 5 OPTER: 选项字节擦除。

位 4 OPTPG: 选项字节编程。

位 3 保留: 必须保持清除状态。

位 2 MER: 批量擦除，删除所选的所有用户页面。

位 1 PER: 页面擦除。已选择页面擦除。

位 0 PG: 选择闪存编程。

3.6 闪存地址寄存器 (FLASH_AR)

偏移量: 0x14

重置值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
FAR[31:16]															
w	w	w	w	w	w	w	w	w	w	w	w	w	w	w	w
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
FAR[15:0]															
w	w	w	w	w	w	w	w	w	w	w	w	w	w	w	w

通过硬件使用当前/上次使用的地址进行更新。对于“页面擦除”操作，应通过软件进行更新以指示所选页面。

位 [31: 0] 闪存地址:

设置要编程擦除的地址。

注: 当 FLASH_SR 寄存器中的 BSY 置位时, 将阻止对此寄存器的写入访问。

3.7 选项字节寄存器 (FLASH_OBR)

偏移量: 0x1C

重置值: 0x03FF FFFC

注意: 该寄存器的复位值取决于在选项字节中编程的值, 而 OPTERR 位复位值取决于选项字节和它在选项字节加载阶段的补码。

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留						Data1								Data0								Not used					nRST_STDBY	nRST_STOP	WDG_SW	RDPRT	OPTERR
						r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r

位 [31: 26] 保留, 必须保持清除。

位 [25: 18] 数据 1

位 [17: 10] 数据 0

位 [9: 2] 用户选项字节, 这包含由 OBL 加载的用户选项字节。

位 [9: 5]: 未使用 (如果这些位以 Flash 选项字节写入, 则将在此寄存器中读取它们, 而对设备没有影响。

位 4: nRST_STDBY

位 3: nRST_STOP

位 2: WDG_SW

位 1: RDPRT 读保护。设置后, 这表示闪存已受到读保护。*注意: 此位是只读的。*

位 0: OPTERR 选项字节错误。设置后, 这表示加载的选项字节及其补码不匹配。相应的字节及其补码在 FLASH_OBR 或 FLASH_WRPR 寄存器中读取为 0xFF。*注意: 此位是只读的。*

3.8 写保护寄存器 (FLASH_WRPR)

偏移量: 0x20

重置值: 0xFFFF FFFF

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
WRP[31:16]															
r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
WRP[15:0]															
r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r

位 [31: 0] WRP: 写保护

此寄存器包含由 OBL 加载的写保护选项字节。

0: 写保护处于活动状态

1: 写保护未激活

注意: 这些位是只读的。

3.9 闪存寄存器表

表 3-2 闪存寄存器列表

Offset	Register	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
00	FLASH_ACR	Reserved																								PRTBS	PRTBE	HLFCYA	LATENCY[2:0]					
	Reset value																									1	1	0	0	0	0			
04	FLASH_KEYR	FKEYR[31:0]																																
	Reset value	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	
08	FLASH_OPTKEYR	OPTKEYR[31:0]																																
	Reset value	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	x	
0C	FLASH_SR	Reserved																								EOP	WRPRERR	Reserved	PGERR	Reserved	BSY			
	Reset value																									0	0	Reserved	0	Reserved	0			
10	FLASH_CR	Reserved																				EOPIE	Reserved	ERRIE	OPTWRE	Reserved	LOCK	STRT	OPTER	OPTPG	Reserved	MER	PER	PG
	Reset value																					0	0	0	0	0	1	0	0	0	0	0	0	0
14	FLASH_AR	FAR[31:0]																																
	Reset value	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
18	Reserved																																	
1C	FLASH_OBR	Reserved				Data1				Data0				Not used				nRST_STDBY	nRST_STOP	WDG_SW	RDPR	OPTERR												
	Reset value					1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0	0								
20	FLASH_WRPR	WRP[31:0]																																
	Reset value	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	

4 修订历史

日期	版本	修订说明
2022-04-29	0	初始版本
2022-05-24	1	修改部分书写错误
2022-06-07	2	OBL 加载器描述更新
2023-06-18	3	系统时钟访问闪存 Latency

列拓科技

5 声明

列拓科技及其子公司保留随时对本公司产品和/或本文件进行更改、更正、增强、修改和改进的权利，恕不另行通知。采购商应在下订单前获取列拓科技公司产品的最新相关信息。本公司产品根据订单确认的销售条款和条件进行销售。

买方对列拓科技产品的选择和使用全权负责，列拓科技对应用协助或买方产品的设计不承担任何责任。

列拓科技在此未授予任何知识产权的明示或暗示许可。

转售列拓科技产品的条款与本协议规定的信息不同，将使列拓科技就该产品授予的任何担保失效。

列拓科技